

# LMC662

*LMC662 CMOS Dual Operational Amplifier*



Literature Number: JAJ5BE5

ご注意：この日本語データシートは参考資料として提供しており、内容が最新でない場合があります。製品のご検討およびご採用に際しては、必ず最新の英文データシートをご確認ください。



2003年4月

## LMC662

### CMOS デュアル・オペアンプ

#### 概要

LMC662 は CMOS デュアル・オペアンプであり、単一電源での動作に最適です。このオペアンプの動作は電源電圧 +5 ~ +15V の動作条件で十分に規格化されており、グラウンドをもちむ広い同相入力範囲、出力振幅が広く電源電圧とグラウンド間（フルスイング）を振れるなどの特長を備えています。従来、CMOS アンプであるが故の性能上の限界は、ここに用いた設計技術により無くなりました。入力オフセット電圧、ドリフト、広帯域ノイズ、さらには現実的な負荷（2k および 600）に対する電圧利得は、すべて広く用いられているバイポーラ・オペアンプ（同等品）に等しいか、またはそれ以上です。

このデバイスはナショナル セミコンダクター社の革新的な Double-Poly Silicon-Gate CMOS プロセス技術を駆使して設計、製造されています。

これと同じ特長をもつオペアンプで、クワッド（4 個入り）が必要な場合は LMC660 のデータシートを参照してください。

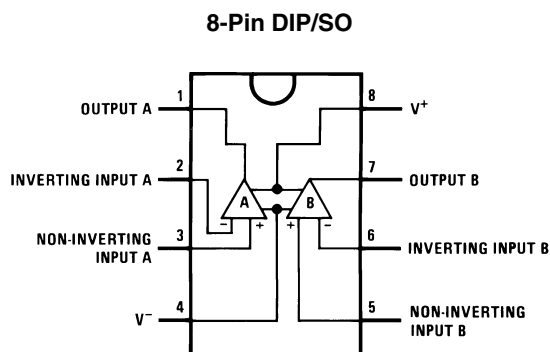
#### 特長

電源電圧 / GND 間の出力振幅 (フルスイング出力スイング)	2k および 600 負荷で規定された規格
高い電圧利得	126dB
低入力オフセット電圧	3mV 最大
低オフセット電圧ドリフト	1.3 $\mu$ V/
超低入力バイアス電流	2fA
V <sub>+</sub> を含む広い同相入力電圧	V <sub>S</sub> = +5 ~ +15V の動作範囲
I <sub>SS</sub> = 400 $\mu$ A/Amp (電源電圧に依存しない)	
低歪率	10kHz で 0.01%
スルーレート	1.1V/ $\mu$ s

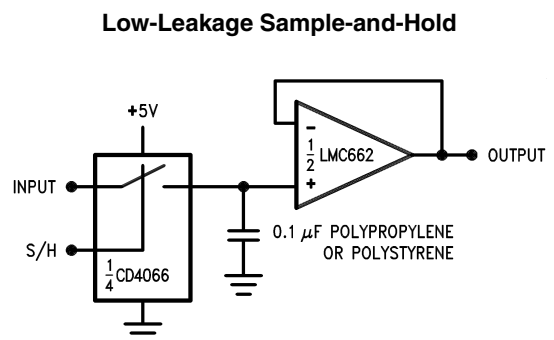
#### アプリケーション

高インピーダンス・バッファ  
 精密な電流 / 電圧コンバータ  
 長時間積分器  
 サンプル / ホールド回路  
 ピーク・ディテクタ  
 工業用制御機器  
 自動車用センサ・アンプ

#### ピン配置図



#### 代表的なアプリケーション



#### 製品情報

Package	Temperature Range		NSC Drawing	Transport Media
	Industrial	Commercial		
8-Pin Small Outline	LMC662AIM	LMC662CM	M08A	Rail Tape and Reel
8-Pin Molded DIP	LMC662AIN	LMC662CN	N08E	Rail

**絶対最大定格** (Note 3)

本データシートには軍用・航空宇宙用の規格は記載されていません。  
関連する電氣的信頼性試験方法の規格を参照ください。

差動入力電圧	±電源電圧	
電源電圧 ( $V^+ - V^-$ )	16V	
$V^+$ への出力短絡	(Note 12)	
$V^-$ への出力短絡	(Note 1)	
リード温度 (ハンダ付け、10秒)	260	
保存温度範囲	- 65 ~ + 150	
入出力ピン電圧	( $V^+$ ) + 0.3V、( $V^-$ ) - 0.3V	
出力ピン電流	± 18 mA	
入力ピン電流	± 5 mA	
電源ピン電流	35 mA	

消費電力	(Note 2)
接合部温度	150
ESD (静電) 耐圧	1000V

**動作定格** (Note 3)

温度範囲	
LMC662AI	- 40 ~ + 85
LMC662C	0 ~ + 70
電源電圧範囲	4.75V ~ 15.5V
消費電力	(Note 10)
熱抵抗 ( $\theta_{JA}$ ) (Note 11)	
8ピン DIP	101 /W
8ピン SOP	165 /W

**DC 電氣的特性**

特記のない限り、すべての規格値は  $T_J = 25$  で保証されます。太字で表記される数値は、**LMC662AI** では - 40 ~ + 85、**LMC662C** では 0 ~ + 70 で保証されます。特記がない限り、 $V^+ = +5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、 $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI	LMC662C	Units
			Limit (Note 4)	Limit (Note 4)	
Input Offset Voltage		1	3	6	mV
			<b>3.3</b>	<b>6.3</b>	max
Input Offset Voltage Average Drift		1.3			$\mu V/^\circ C$
Input Bias Current		0.002	<b>4</b>	<b>2</b>	pA max
Input Offset Current		0.001	<b>2</b>	<b>1</b>	pA max
Input Resistance		>1			Tera $\Omega$
Common Mode Rejection Ratio	$0V \leq V_{CM} \leq 12.0V$ $V^+ = 15V$	83	70 <b>68</b>	63 <b>62</b>	dB min
Positive Power Supply Rejection Ratio	$5V \leq V^+ \leq 15V$ $V_O = 2.5V$	83	70 <b>68</b>	63 <b>62</b>	dB min
Negative Power Supply Rejection Ratio	$0V \leq V^- \leq -10V$	94	84 <b>83</b>	74 <b>73</b>	dB min
Input Common-Mode Voltage Range	$V^+ = 5V$ & $15V$ For CMRR $\geq 50$ dB	-0.4	-0.1	-0.1	V
			<b>0</b>	<b>0</b>	max
			$V^+ - 1.9$	$V^+ - 2.3$ <b><math>V^+ - 2.5</math></b>	$V^+ - 2.3$ <b><math>V^+ - 2.4</math></b>
Large Signal Voltage Gain	$R_L = 2$ k $\Omega$ (Note 5) Sourcing Sinking	2000	440	300	V/mV
			<b>400</b>	<b>200</b>	min
			500	180	90
	$R_L = 600\Omega$ (Note 5) Sourcing Sinking	1000	220	150	V/mV
			<b>200</b>	<b>100</b>	min
			250	100	50
			<b>60</b>	<b>40</b>	min

## DC 電気的特性 (つづき)

特記のない限り、すべての規格値は  $T_J = 25$  で保証されます。太字で表記される数値は、**LMC662AI** では  $-40 \sim +85$ 、**LMC662C** では  $0 \sim +70$  で保証されます。特記がない限り、 $V^+ = +5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、 $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI	LMC662C	Units	
			Limit (Note 4)	Limit (Note 4)		
Output Swing	$V^+ = 5V$ $R_L = 2\text{ k}\Omega$ to $V^+/2$	4.87	4.82 <b>4.79</b>	4.78 <b>4.76</b>	V min	
		0.10	0.15 <b>0.17</b>	0.19 <b>0.21</b>	V max	
		$V^+ = 5V$ $R_L = 600\Omega$ to $V^+/2$	4.61	4.41 <b>4.31</b>	4.27 <b>4.21</b>	V min
			0.30	0.50 <b>0.56</b>	0.63 <b>0.69</b>	V max
		$V^+ = 15V$ $R_L = 2\text{ k}\Omega$ to $V^+/2$	14.63	14.50 <b>14.44</b>	14.37 <b>14.32</b>	V min
			0.26	0.35 <b>0.40</b>	0.44 <b>0.48</b>	V max
	$V^+ = 15V$ $R_L = 600\Omega$ to $V^+/2$	13.90	13.35 <b>13.15</b>	12.92 <b>12.76</b>	V min	
		0.79	1.16 <b>1.32</b>	1.45 <b>1.58</b>	V max	
	Output Current $V^+ = 5V$	Sourcing, $V_O = 0V$	22	16 <b>14</b>	13 <b>11</b>	mA min
			21	16 <b>14</b>	13 <b>11</b>	mA min
		Sinking, $V_O = 5V$	21	16 <b>14</b>	13 <b>11</b>	mA min
			21	16 <b>14</b>	13 <b>11</b>	mA min
Output Current $V^+ = 15V$	Sourcing, $V_O = 0V$	40	28 <b>25</b>	23 <b>21</b>	mA min	
		39	28 <b>24</b>	23 <b>20</b>	mA min	
	Sinking, $V_O = 13V$ (Note 12)	39	28 <b>24</b>	23 <b>20</b>	mA min	
		39	28 <b>24</b>	23 <b>20</b>	mA min	
Supply Current	Both Amplifiers $V_O = 1.5V$	0.75	1.3 <b>1.5</b>	1.6 <b>1.8</b>	mA max	
		0.75	1.3 <b>1.5</b>	1.6 <b>1.8</b>	mA max	

## AC 電気的特性

特記のない限り、すべての規格値は  $T_J = 25$  で保証されます。太字で表記される数値は、**LMC662AI** では  $-40 \sim +85$ 、**LMC662C** では  $0 \sim +70$  で保証されます。特記がない限り、 $V^+ = +5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、 $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI	LMC662C	Units
			Limit (Note 4)	Limit (Note 4)	
Slew Rate	(Note 6)	1.1	0.8 <b>0.6</b>	0.8 <b>0.7</b>	V/ $\mu$ s min
Gain-Bandwidth Product		1.4			MHz
Phase Margin		50			Deg
Gain Margin		17			dB
Amp-to-Amp Isolation	(Note 7)	130			dB
Input-Referred Voltage Noise	$F = 1\text{ kHz}$	22			nV/ $\sqrt{\text{Hz}}$
Input-Referred Current Noise	$F = 1\text{ kHz}$	0.0002			pA/ $\sqrt{\text{Hz}}$

## AC 電气的特性 (つづき)

特記のない限り、すべての規格値は  $T_J = 25$  で保証されます。太字で表記される数値は、**LMC662AI** では **- 40 ~ + 85**、**LMC662C** では **0 ~ + 70** で保証されます。特記がない限り、 $V^+ = +5V$ 、 $V^- = 0V$ 、 $V_{CM} = 1.5V$ 、 $V_O = 2.5V$ 、 $R_L > 1M$  が適用されます。

Parameter	Conditions	Typ (Note 4)	LMC662AI	LMC662C	Units
			Limit (Note 4)	Limit (Note 4)	
Total Harmonic Distortion	$F = 10 \text{ kHz}$ , $A_V = -10$ $R_L = 2 \text{ k}\Omega$ , $V_O = 8 \text{ V}_{PP}$ $V^+ = 15V$	0.01			%

**Note 1 :** 単一電源と±両電源での動作に適用します。周囲温度上昇時に連続短絡状態 (または複数のオペアンプが短絡状態) になると、150 の最大許容接合部温度を超えるときがあります。±30mA 以上の出力電流で長時間にわたり IC を使用すると、IC の信頼性に悪影響を及ぼす場合があります。

**Note 2 :** 最大消費電力は、 $T_{J(max)}$ 、 $J_A$ 、 $T_A$  の関数です。任意の周囲温度における最大許容消費電力は  $P_D = (T_{J(max)} - T_A) / J_A$  です。

**Note 3 :** 「絶対最大定格」とは、IC に破壊が発生する可能性のある制限値をいいます。「動作定格」とは IC が機能する条件をいいますが、性能の規格値を保証するものではありません。仕様および試験条件の保証値に関しては「電气的特性」を参照ください。仕様の保証は、表記の試験条件にのみ適用されます。

**Note 4 :** 代表値 (Typical) は、最も標準的な数値です。limit 値は、テストまたは相関により保証されます。

**Note 5 :**  $V^+ = +15V$ 、 $V_{CM} = +7.5V$ 、 $R_L$  を 7.5V に接続します。電流ソース試験では +7.5V  $V_O$  11.5V、電流シンク試験では +2.5V  $V_O$  +7.5V を適用します。

**Note 6 :**  $V^+ = +15V$ 。10V のステップ入力を持つ電圧フォロワとして接続されます。規定数値は正および負のスレーートのいずれか遅い方です。

**Note 7 :** 入力についての記述です。 $V^+ = +15V$  であり、 $R_L = 10 \text{ k}$  は  $V^+ / 2$  に接続されています。各アンプは順番に 1kHz で励起され、 $V_O = 13 \text{ V}_{PP}$  を出力します。

**Note 8 :** 使用した試験回路は、人体モデルにもとづき、直列抵抗 1.5 k と 100 pF のコンデンサからなる回路を使用し、各端子に放電させます。

**Note 9 :** (省略)

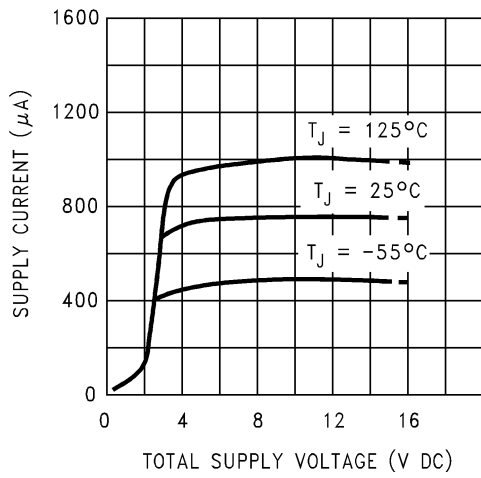
**Note 10 :** 高温時の動作の場合、熱抵抗  $J_A$ 、 $P_D = (T_J - T_A) / J_A$  に基づいて定格を下げる必要があります。

**Note 11 :** すべての数値はプリント基板に直接ハンダ付けするパッケージに適用します。

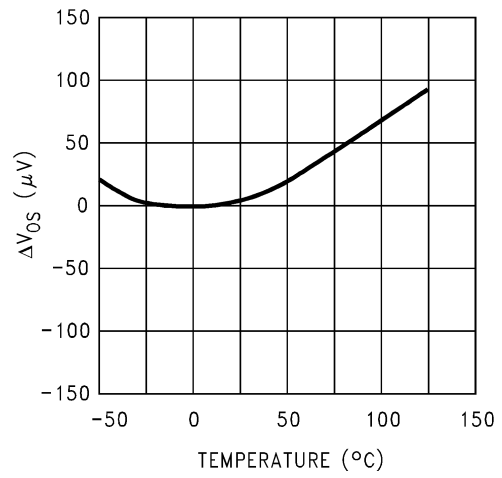
**Note 12 :** 13V を超える  $V^+$  に出力を短絡すると信頼性が低下するため、避けてください。

代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25^\circ$ 。

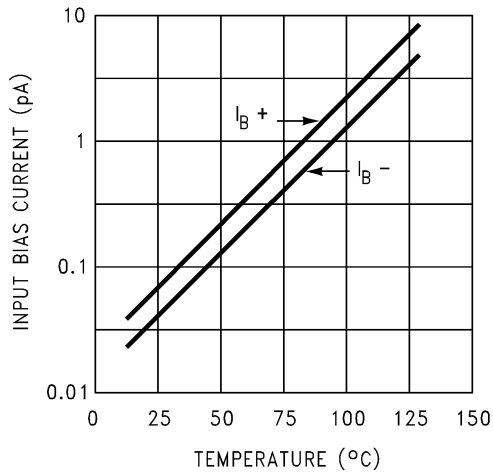
**Supply Current vs. Supply Voltage**



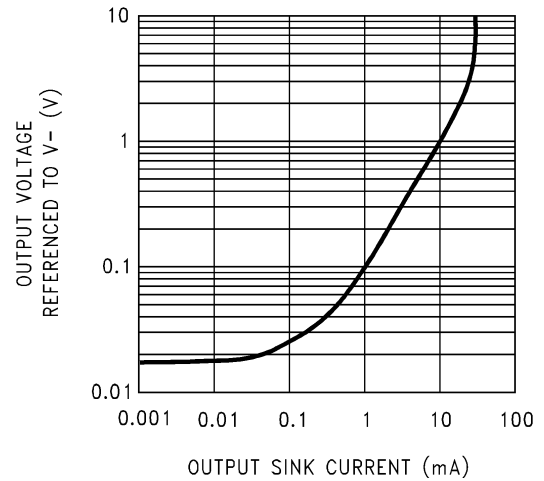
**Offset Voltage**



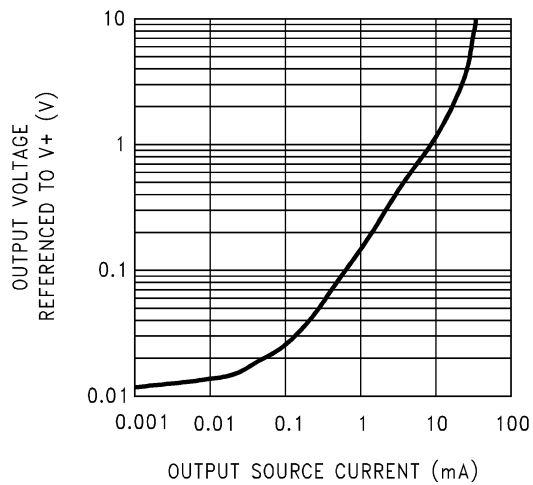
**Input Bias Current**



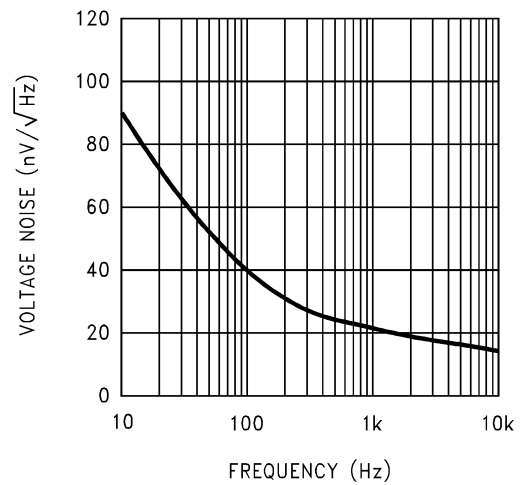
**Output Characteristics Current Sinking**



**Output Characteristics Current Sourcing**

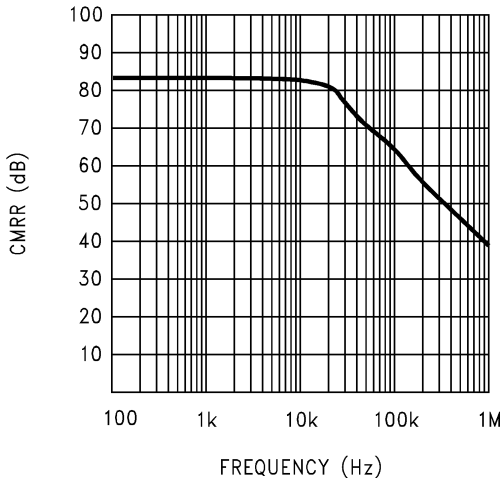


**Input Voltage Noise vs. Frequency**

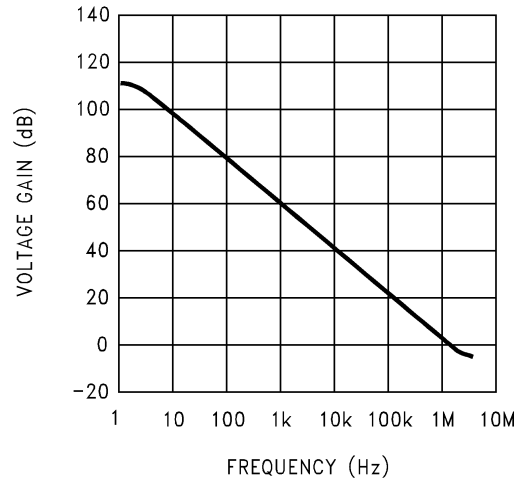


代表的な性能特性 特記のない限り、 $V_S = \pm 7.5V$ 、 $T_A = 25^\circ C$ 。(つづき)

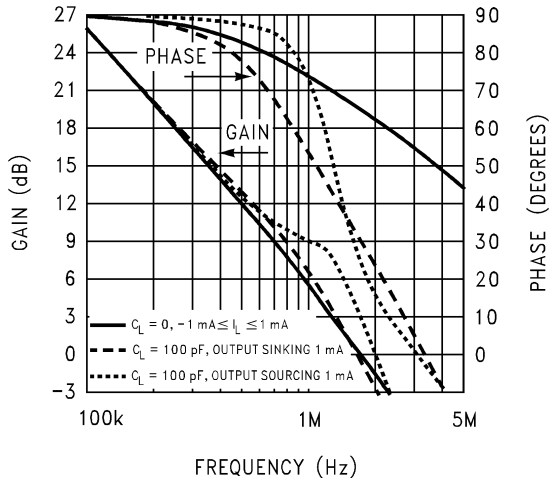
CMRR vs. Frequency



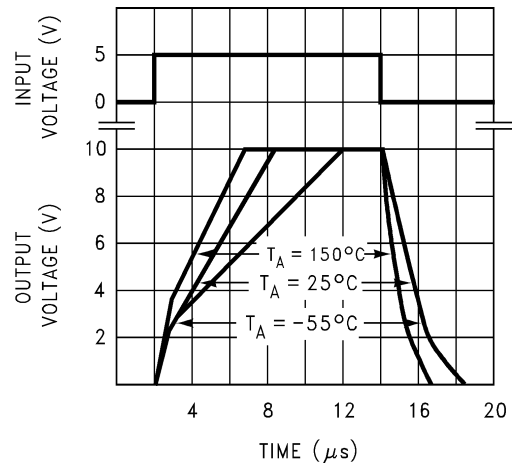
Open-Loop Frequency Response



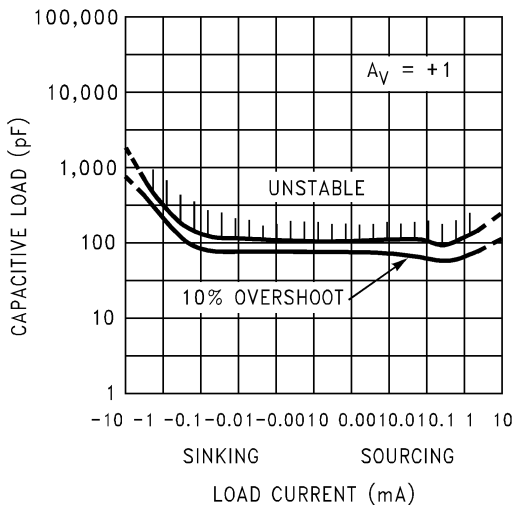
Frequency Response vs. Capacitive Load



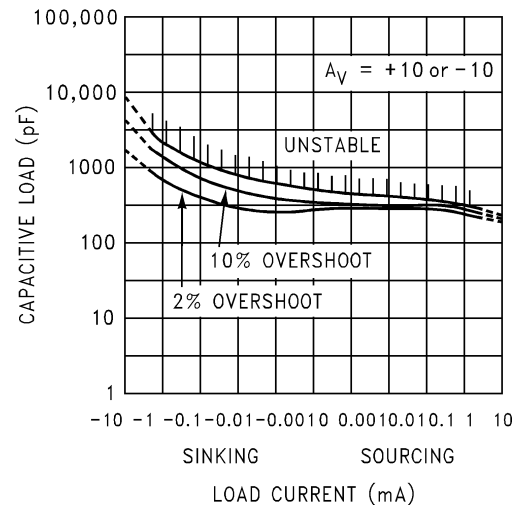
Non-Inverting Large Signal Pulse Response



Stability vs. Capacitive Load



Stability vs. Capacitive Load



Note: 不安定要因がある時には、500 以下の抵抗負荷を削除してください。

Note: 不安定要因がある時には、500 以下の抵抗負荷を削除してください。

## アプリケーション・ヒント

## アンプ回路技術

LMC662 の内部に用いられた回路技術は、Figure 1 に示すように、従来の単一利得バッファ出力段を使用しない点で一般に広く使用されている通常のオペアンプとは異なります。その代わりに、出力振幅を電源電圧とGND間（フルスイング）で行わせるため、出力を積分器の出力から直接に取り出しています。これまでバッファは負荷に電力を供給する一方で、オペアンプの高利得、安定性を維持し、電源ラインのいずれかへの短絡に耐えなければなりません。このオペアンプでは、これらの役割を積分器が担うことになりました。

このような必要により、積分器は専用ユニティ・ゲイン補償ドライバによって順方向に ( $C_f$ 、 $C_{ff}$  を介して) 2 倍でフィードされる、埋込型利得段を備えた融合タイプのもとなりました。さらに、積分器の出力段は大きな負荷に給電するために、プッシュプル構成となっています。この構成では、1 つの段がフィードフォワードとなった 3 つの利得段からなる全増幅器経路の電流をシンクしながら、他方では 2 段のフィードフォワードを持つ 4 つの利得段を含む経路をソースします。

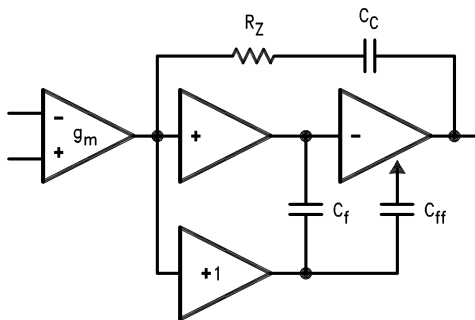


FIGURE 1. LMC662 の内部等価回路 (各アンプ共)

電流ソース時の大信号電圧利得は、600 の負荷が接続されていても、従来の±両電源オペアンプに匹敵します。電流シンク時の利得は、利得段が追加されているため、ほとんどの CMOS オペアンプより高くなっています。しかし、大きな負荷 (600 ) を接続した場合、利得は「電気的特性」で示すとおり減少します。

## 入力容量の補償

LMC662 オペアンプの高入力抵抗により、負荷の接続による利得精度を損なわずに、大きな帰還抵抗、ソース抵抗値を使用できます。しかし、このような大きな値の抵抗を使用する場合は、特に回路レイアウトが重要となります。

どのオペアンプも各入力、グラウンドの間に若干の容量を持ち、また入力間にもいくらかの差動容量があります。オペアンプの回りの帰還回路網が抵抗性のとき、この入力容量 (回路基板トレース、ソケット等による追加容量と合わせて)、帰還抵抗によって帰還回路の中にポールを発生してしまいます。Figure 2 の様な通常のオペアンプ回路で、このポール周波数は次式のようになります。

$$f_p = \frac{1}{2\pi C_S R_p}$$

$C_S$  は反転入力における合計容量で、オペアンプ入力容量、IC ソケット (使用していれば)、回路基盤のトレースなどからの漂遊容量を含み、 $R_p$  は  $R_F$ 、 $R_{IN}$  を並列に組み合わせた値です。この公式は以下で求めるすべての公式とともに、反転、非反転オペアンプ構成に適用されます。

帰還抵抗が数 k 以下のとき、フィードバック・ポールの周波数は、 $C_S$  が通常 10pF 以下なので、非常に高くなります。フィードバック・ポールの周波数が「理想的な」閉ループ帯域幅 ( $C_S$  が無いときの標準閉ループ帯域幅) よりかなり高い場合、ポールはわずかな位相変移しかないため、安定性にほとんど影響を与えません。

しかし、フィードバック・ポールが「理想的な」-3dB 周波数の約 6 ~ 10 倍以下の場合には、帰還コンデンサ  $C_F$  をオペアンプの出力と反転入力間に接続しなければなりません。この状態は、オペアンプの低周波数ノイズ利得の観点からも説明できます。安定度を維持するため、おそらく次の場合には帰還コンデンサが必要でしょう。

$$\left(\frac{R_F}{R_{IN}} + 1\right) \leq \sqrt{6 \times 2\pi \times GBW \times R_F \times C_S}$$

ここで、

$$\left(\frac{R_F}{R_{IN}} + 1\right)$$

は、オペアンプの低周波数ノイズ利得で、GBW はオペアンプの利得帯域幅積です。オペアンプの低周波数ノイズ利得は、オペアンプが反転、または非反転のどのモードで用いられていても関係なく、次式で表わされます。

$$\left(\frac{R_F}{R_{IN}} + 1\right)$$

なお、帰還コンデンサは、ノイズ利得が低く帰還抵抗が大きいとき、あるいはそのいずれかのときに必要です。

上記の条件が満たされた場合 (おそらく帰還コンデンサが必要であることを示す)、ノイズ利得は次式のように大きくなります。

$$\left(\frac{R_F}{R_{IN}} + 1\right) \geq 2\sqrt{GBW \times R_F \times C_S},$$

次の値の帰還コンデンサが推奨されます。

$$C_F = \frac{C_S}{2 \left(\frac{R_F}{R_{IN}} + 1\right)}$$

下式が成り立てば

$$\left(\frac{R_F}{R_{IN}} + 1\right) < 2\sqrt{GBW \times R_F \times C_S},$$

帰還コンデンサは次のようになります。

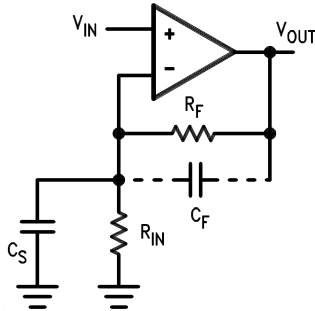
$$C_F = \sqrt{\frac{C_S}{GBW \times R_F}}$$



アプリケーション・ヒント(つづき)

通常、これらのコンデンサの値は、次のような従来の古い公式で与えられる値より先極めて小さくなります。

$$C_F = \frac{C_S R_{IN}}{R_F}$$



C<sub>S</sub> はオペアンプの入力容量、回路ボードとソケットの漂遊容量です。C<sub>F</sub> は C<sub>S</sub> と帰還抵抗によって発生したポールを補償します。

FIGURE 2. 一般的なオペアンプの回路

帰還コンデンサに小さい容量値を使用すると、過渡応答がわずかに劣化しますが、より高い帯域幅が得られます。上記の場合はいずれも、予期しない漂遊容量を許容する、ループ中に発生する余分な位相変移、過大な容量性負荷を許容する、ノイズまたは帯域幅を低減する、あるいは単に特定の回路を実現する上で十分な安定性を得るなどの理由からより多くの帰還容量が必要になり、若干大きめの帰還コンデンサが必要になる場合もあります。例えば、回路基板の漂遊容量は、ブレッド・ボードより大きかったり小さかったりするので、C<sub>F</sub> の実際の最適値はブレッド・ボードを使用した概算とは異なるときもあります。ほとんどの場合 C<sub>F</sub> の値は、実際の回路で計算値をもとにチェックしなければなりません。

容量性負荷の許容改善

他の多くのオペアンプと同様に、LMC662 は印加された負荷が容量性のときは発振する場合があります。発振のスレッシュホールドは、負荷、回路利得によって異なります。発振に最も敏感な構成は、ユニティ・ゲイン・フォロワです。「代表的な性能特性」を参照してください。

オペアンプの出力抵抗と相互作用する負荷容量によって、さらにポールが発生します。このポール周波数が低いと、オペアンプの位相余裕度を低減させるため、そのオペアンプは低い利得で安定に動作が行えなくなってしまう。Figure 3 に示すように、オペアンプの出力に直列に小さな抵抗 (50 ~ 100 Ω) を追加し、反転入力から出力端子にコンデンサ (5pF ~ 10pF) を接続すると、回路の低周波数動作を妨げずに、位相余裕度を安全な値に戻します。このようにすると、大きな値の容量でも発振を引き起こさずに許容されます。どんな場合でも、負荷容量を発振のスレッシュホールドに近づけると、出力でリングが発生するので注意してください。

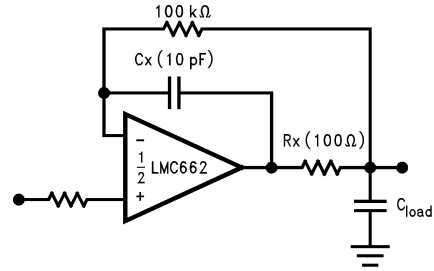


FIGURE 3. R<sub>x</sub>, C<sub>x</sub> が容量性負荷の許容を改善

容量性負荷のドライブ能力は、V<sup>+</sup> にプルアップ抵抗を用いることによって高められます (Figure 4)。通常 500 μA 以上流すようなプルアップ抵抗は、大幅に容量性負荷応答を改善するでしょう。プルアップ抵抗の値は、望む出力振幅に関して、アンプの電流シンク能力に基づいて決定されるべきです。アンプのオープンループ利得もプルアップ抵抗の影響を受けるときがあります (「電気的特性」を参照)。

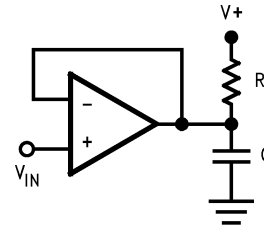


FIGURE 4. プルアップ抵抗による大容量性負荷の補償

高インピーダンスにおけるプリント基板レイアウト

1000pA 以下の漏えい電流で動作させなくてはならない回路では、そのプリント基板 (PC ボード) 上で特別なレイアウトを必要とすることが広く認識されています。0.04pA (代表値) の LMC662 の超低バイアス電流の利点を引き出すには、優れた最適のレイアウトは不可欠です。しかし幸運にも、ロー・リークエージを得るためのテクニックは非常に簡単です。最初に、使用者はそのリークエージ (漏えい電流) が許容できる低い値であっても、PC ボードの表面リークエージを無視してはいけません。高温やほこりまたは汚染等の条件のもとで、表面リークエージは目立って大きくなるからです。

これらの表面リークエージによる影響を最小にするには、LMC662 の入力とこのオペアンプの入力に接続されるコンデンサ、ダイオード、コンダクタ、抵抗、リレーなどの端子回りを完全に銅箔リングで囲むようにレイアウトします。Figure 5 を参照してください。最も効果的にするために、ガードリングをその PC ボードの両面に設ける必要があります。リークエージ電流は同じ電位で 2 点間を流れないので、アンプの入力と同じ電位にある電位に、この PC 箔を接続しなくてはなりません。例として、10<sup>12</sup> の非常に大きな抵抗と一般に思われている PC ボードのトレース・パッド間抵抗値では、そのトレースが入力のパッドに隣接した 5V パスの場合で 5pA リークします。これは LMC662 の実際の性能から 100 倍の劣化に相当します。しかしガードリングによって電位差をその入力の 5mV 以内にすれば、10<sup>11</sup> の抵抗値をもつ PC ボードでさえも、わずか 0.05pA のリークエージ電流にすぎず、そのアンプ性能の劣化が小さくなります。オペアンプの代表的な回路に対するガードリングの代表的接続法は、Figure 6, 7, 8 を参照してください。両入力がアクティブで高インピーダンスであれば、ガードリングはグラウンドに接続できます。Figure 9 を参照ください。

## アプリケーション・ヒント(つづき)

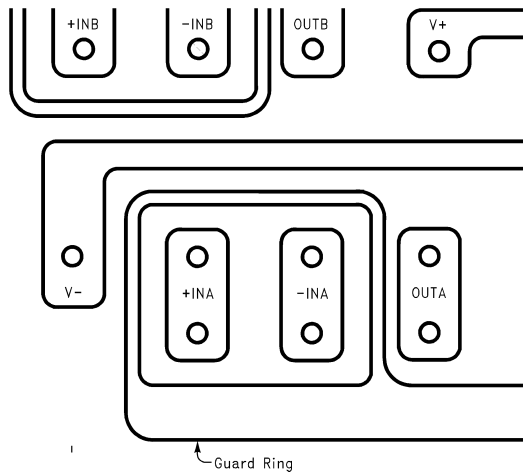


FIGURE 5. PC ボードレイアウトにおけるガードリングの例

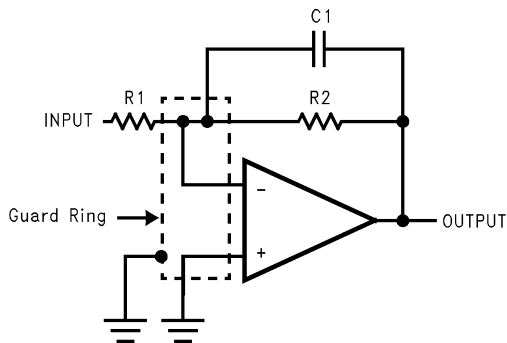


FIGURE 6. ガードリング接続 : Inverting Amplifier

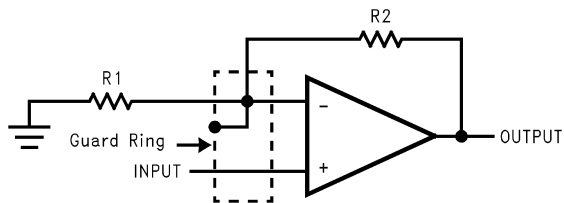


FIGURE 7. ガードリング接続 : Non-Inverting Amplifier

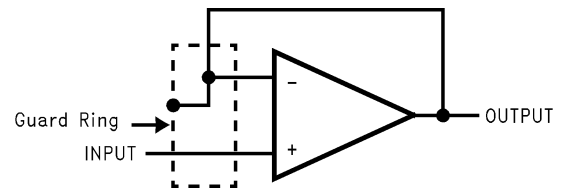


FIGURE 8. ガードリング接続 : Follower

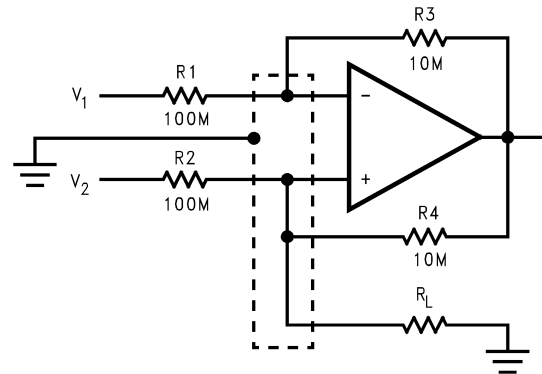
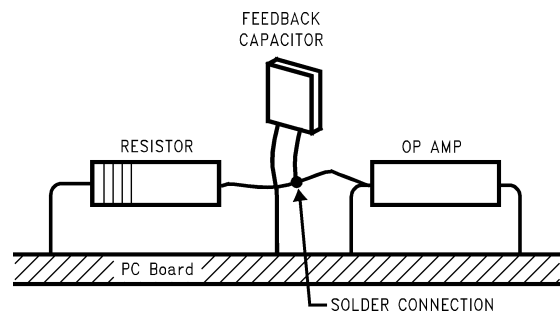


FIGURE 9. ガードリング接続 : Howland Current Pump

わずかな回路のために PC ボードをレイアウトするのが不適切な場合、設計者は PC ボード上のガードリングよりさらに優れたテクニックを行えます。そのテクニックは ボード内にそのアンプの入力ピンを挿入せずに、空中で折り曲げ、絶縁体として空気を使用することです。空気は優れた絶縁体です。この場合 PC ボード構築における利点のいくつかを放棄するかもしれませんが、一対一の空中結線を使用する価値は十分にあります。Figure 10 を参照ください。



(入力ピンは PC ボードより浮かし、部品に対して直接ハンダ付けされています。その他のすべてのピンは PC ボードに接続されています。)

FIGURE 10. 空中結線

## アプリケーション・ヒント(つづき)

## バイアス電流の試験

Figure 11 のテスト方法は合理的の精度をもっており、バイアス電流のベンチテスト用に最適です。その動作を理解するために、最初にスイッチ S2 が瞬時的に閉じられ、S2 を開いた時には、

$$I_{b^{-}} = \frac{dV_{OUT}}{dt} \times C2.$$

となります。

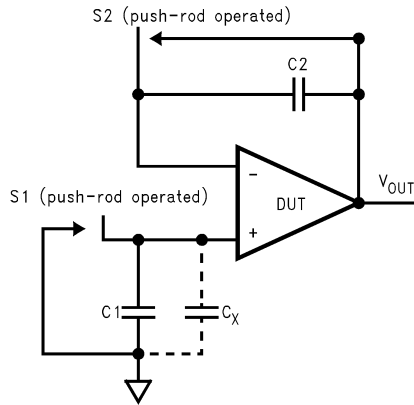


FIGURE 11. 簡単な入力バイアス電流試験回路

C2として最適なコンデンサは5pFか10pFのシルバマイカ、NPOセラミック、または空気高誘電体コンデンサです。I<sub>b<sup>-</sup></sub>の大きさを決める時には、このコンデンサとソケットのリーケージ量を計算に入れなくてはなりません。スイッチ S2 は測定時間のほとんどの間ショート状態にさせます。そうしないと、コンデンサ C2 の誘電吸収が誤差の要因となります。

また S1 が瞬時的に閉じられると(その間は S2 はショート状態)、

$$I_{b^{+}} = \frac{dV_{OUT}}{dt} \times (C1 + C_x)$$

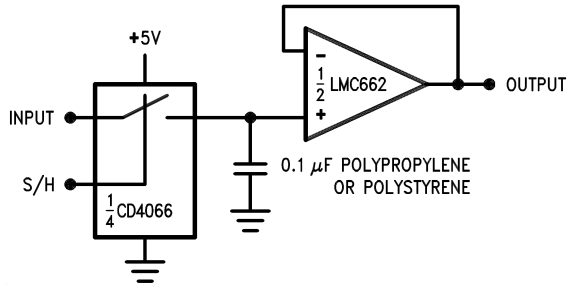
となります。

ここで C<sub>x</sub> は+入力における漂遊容量です。

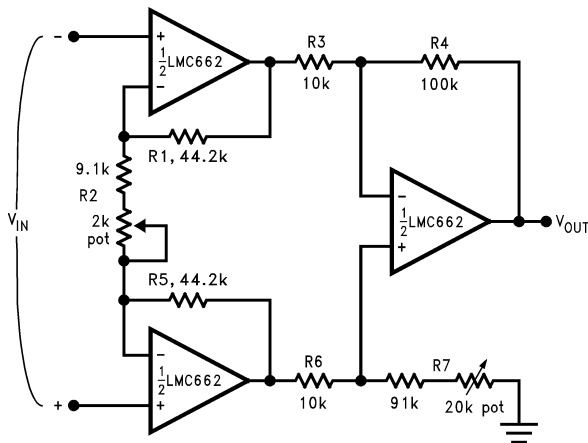
### 単一電源動作回路でのアプリケーション ( $V^+ = 5.0 V_{DC}$ )

LM358 のデータシートに、別の単一電源アプリケーションが掲載されています。LMC662 は LM358 とピン互換で、LM358 を上回る帯域幅、入力抵抗が得られます。これらの特長によって、既存の多くの単一電源動作回路で得られた性能を改善できます。ただし、LMC662 の電源電圧範囲は LM358 より狭いので注意してください。

#### Low-Leakage Sample-and-Hold



#### Instrumentation Amplifier



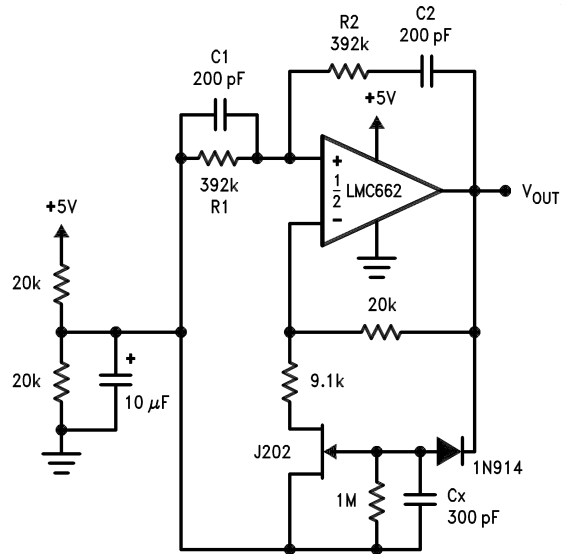
$R1 = R5, R3 = R6, R4 = R7$  であれば、

$$\frac{V_{OUT}}{V_{IN}} = \frac{R2 + 2R1}{R2} \times \frac{R4}{R3}$$

$AV \approx$  上記の回路に対しては 100 となります。

すべての抵抗は最低1%の許容誤差範囲になければなりません。R3とR6、R4とR7のマッチングは、CMRRに影響を与えます。利得はR2で調整できます。CMRRはR7で調整できます。

#### Sine-Wave Oscillator



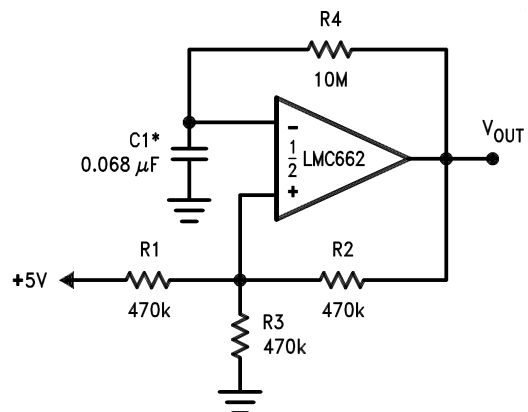
発振周波数は R1、R2、C1、C2 によって決まります。

$$f_{OSC} = 1/2 RC$$

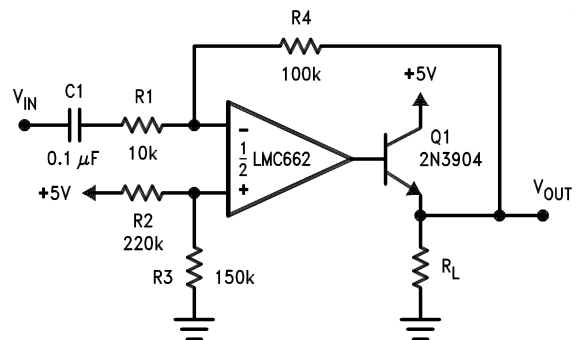
$R = R1 = R2, C = C1 = C2$

上記の回路は、4.5V のピーク・ツー・ピーク出力振幅を持ち、2.0kHz で発振します。

#### 1 Hz Square-Wave Oscillator

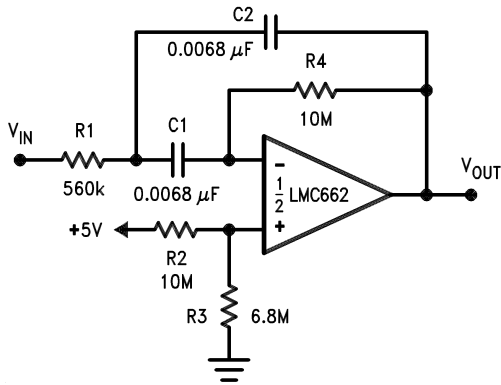


#### Power Amplifier



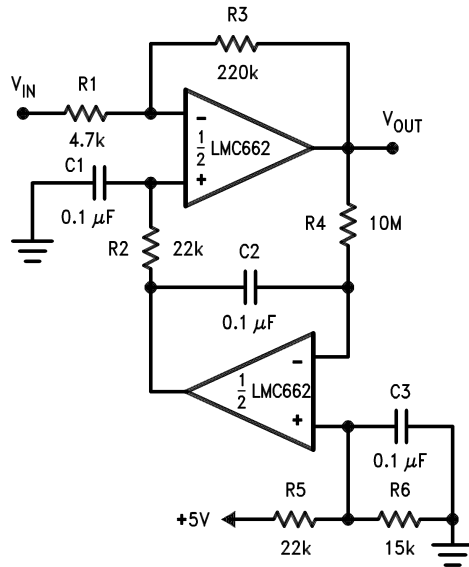
単一電源動作回路でのアプリケーション ( $V^+ = 5.0 V_{DC}$ )(つづき)

10 Hz Bandpass Filter



$f_0 = 10 \text{ Hz}$   
 $Q = 2.1$   
 Gain = - 8.8

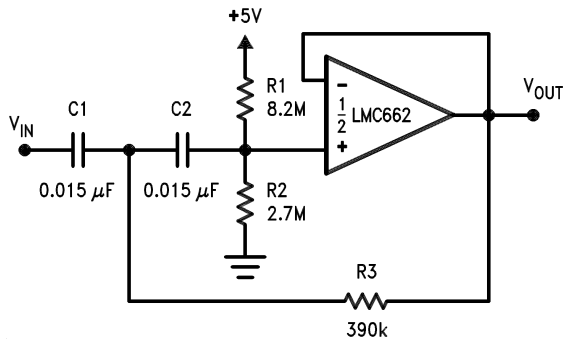
High Gain Amplifier with Offset Voltage Reduction



Gain = - 46.8

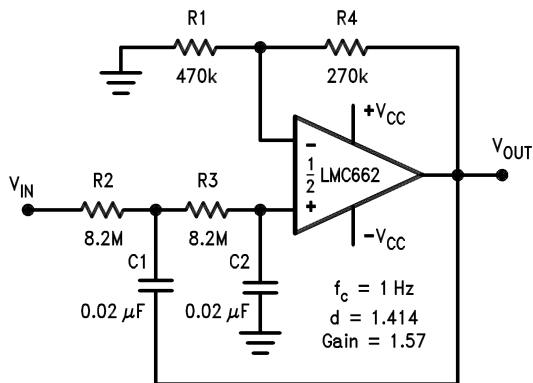
出力オフセット電圧は、VBIASを基準にして、下部オペアンプの入力オフセット電圧レベルまで低下します (代表値は 1mV)。

10 Hz High-Pass Filter



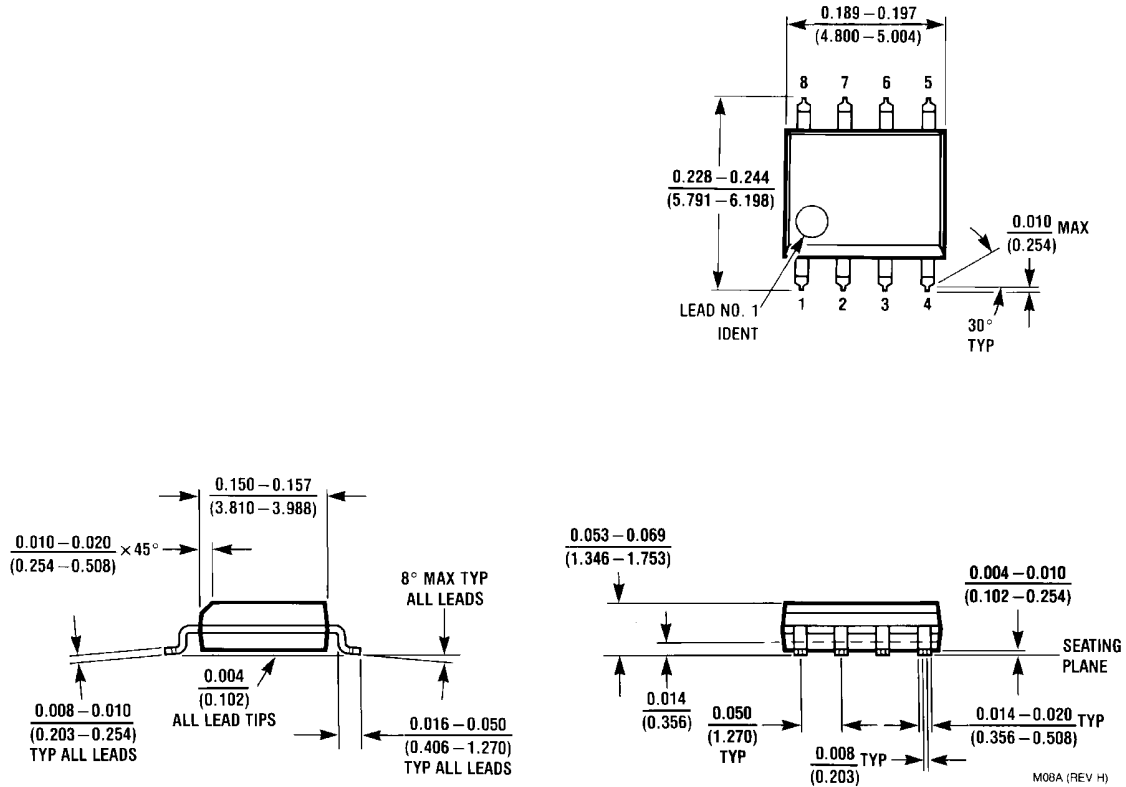
$f_c = 10 \text{ Hz}$   
 $d = 0.895$   
 Gain = 1  
 2 dB passband ripple

1 Hz Low-Pass Filter  
 (Maximally Flat, Dual Supply Only)

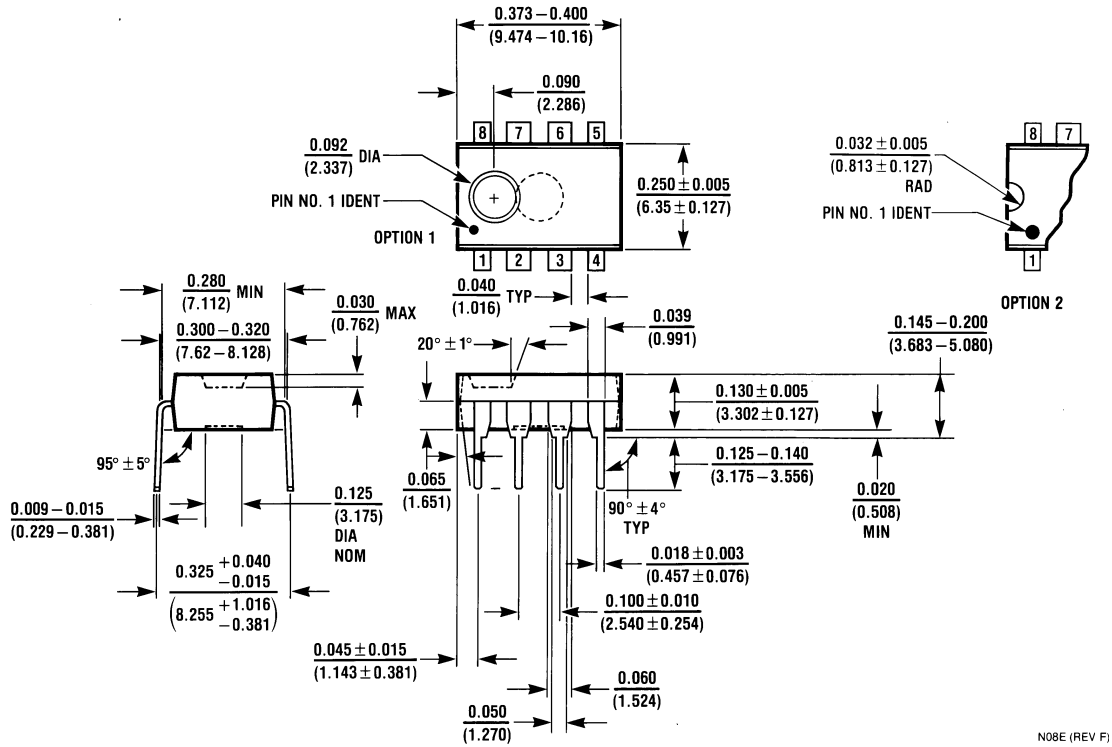


$f_c = 1 \text{ Hz}$   
 $d = 1.414$   
 Gain = 1.57

外形寸法図 特記のない限り inches (millimeters)



Small Outline Dual-In-Line Pkg. (M)  
Order Number LMC662AIM, LMC662CM, LMC662AIMX or LMC662CMX  
NS Package Number M08A



Molded Dual-In-Line Pkg. (N)  
Order Number LMC662AIN, LMC662CN  
NS Package Number N08E

### 生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

## ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語 / 英語）はホームページより入手可能です。

[www.national.com/jpn/](http://www.national.com/jpn/)

その他のお問い合わせはフリーダイヤルをご利用ください。



0120-666-116

# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えたり、保証もしくは是認するということの意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータブックもしくはデータシートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

### 1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

### 2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上